

Направление подготовки 11.03.04 «Электроника и нанoeлектроника»
Профиль «Промышленная электроника»
РПД Б1.В.09 «Основы микропроцессорной техники»



**Филиал федерального государственного бюджетного образовательного учреждения
высшего образования
«Национальный исследовательский университет «МЭИ»
в г. Смоленске**

УТВЕРЖДАЮ

Зам. директора
по учебно-методической работе
филиала ФГБОУ ВО
«НИУ «МЭИ» в г. Смоленске
В.В. Рожков
«28» 08 20 19 г.



**РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
Основы микропроцессорной техники
(наименование дисциплины)**

Направление подготовки (специальность): **11.03.04 «Электроника и нанoeлектроника»**

Профиль: **«Промышленная электроника»**

Уровень высшего образования: **бакалавриат**

Нормативный срок обучения: **4 года 11 месяцев**

Форма обучения: **заочная**

Год набора: **2019**

Смоленск

Направление подготовки 11.03.04 «Электроника и нанoeлектроника»
Профиль «Промышленная электроника»
РПД Б1.В.09 «Основы микропроцессорной техники»



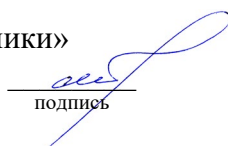
Программа составлена с учетом ФГОС ВО по направлению подготовки / специальности 11.03.04 «Электроника и нанoeлектроника», утвержденного приказом Минобрнауки России от «19» сентября 2017 г. № 927

Программу составил:

доцент

«Электроники и микропроцессорной техники»

канд. техн. наук, доцент



подпись

Амелина Марина Аркадьевна
ФИО

«26» июня 2019 г.

Программа обсуждена и одобрена на заседании кафедры «Электроники и микропроцессорной техники» «28» июня 2019 г., протокол № 11

Заведующий кафедрой «Электроники и микропроцессорной техники»:



подпись

Якименко Игорь Владимирович
ФИО

«02» июля 2019 г., протокол № 11

РПД адаптирована для лиц с ограниченными возможностями здоровья и инвалидов

**Ответственный в филиале по работе
с ЛОВЗ и инвалидами**



подпись

Зуева Елена Владимировна
ФИО

« 02 » июля 2019 г.

1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целью является подготовка обучающихся к научно-исследовательской деятельности по направлению бакалавриата 11.03.04 «Электроника и наноэлектроника» посредством обеспечения этапов формирования компетенций, предусмотренных ФГОС, в части представленных ниже знаний, умений и навыков.

Задачи: изучение понятийного аппарата дисциплины, основных теоретических положений и методов, привитие навыков применения теоретических знаний для решения практических задач.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОП ВО

Дисциплина Б1.В.09 «Основы микропроцессорной техники» относится к вариативной части программы, формируемой участниками образовательных отношений.

Для изучения данной дисциплины необходимы знания, умения и навыки, формируемые предшествующими дисциплинами: Б1.В.05 «Высокочастотные электронные устройства», Б2.В.02(П) «Технологическая (проектно-технологическая) практика», Б1.В.13 «Силовые узлы устройств промышленной электроники».

Перечень дисциплин, знания, умения и навыки, которых формируются параллельно с данной дисциплиной: Б2.В.03(Н) «Научно-исследовательская работа»

Перечень последующих дисциплин, для которых необходимы знания, умения и навыки, формируемые данной дисциплиной: Б1.В.14 «Преобразовательная техника», Б1.В.ДВ.04.01 «Сигнальные процессоры», Б1.В.ДВ.04.02 «Программируемые логические интегральные схемы», Б3.01 «Подготовка к защите и защита выпускной квалификационной работы».

3. ТРЕБОВАНИЯ К РЕЗУЛЬТАТАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Освоение дисциплины направлено на формирование элементов следующих компетенций в соответствии с ФГОС ВО и ОП ВО по данному направлению подготовки:

Перечень планируемых результатов обучения по дисциплине (модулю), соотнесенных с индикаторами достижения компетенций

Компетенция	Индикаторы достижения компетенций	Результаты обучения
ПК-2 Способен аргументировано выбирать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения	ПК-2.1 Аргументировано выбирает эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения	Знает: Как аргументировано выбирать эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств, построенных на основе микропроцессоров и микроконтроллеров Умеет: Аргументировано выбирать эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств, построенных на основе микропроцессоров и микроконтроллеров Владеет: Методами аргументированного выбора эффективной методики экспериментального исследования параметров и характеристик приборов, схем, устройств, построенных на основе микропроцессоров и микроконтроллеров

	<p>ПК-2.2 Реализует на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения</p>	<p>Знает: Как реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств, построенных на основе микропроцессоров и микроконтроллеров Умеет: Реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств, построенных на основе микропроцессоров и микроконтроллеров Владет: Методами реализации на практике эффективной методики экспериментального исследования параметров и характеристик приборов, схем, устройств, построенных на основе микропроцессоров и микроконтроллеров</p>
--	---	---

Направление подготовки 11.03.04 «Электроника и нанoeлектроника»
 Профиль «Промышленная электроника»
 РПД Б1.В.09 «Основы микропроцессорной техники»



4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

Структура дисциплины:

Индекс	Наименование	Форма контроля							з.е.		-	Итого акад. часов						Курс 4									
		Экзамен	Зачет	Зачет с оц.	КР	Контр.	Реферат	РГР	Экспертное	Факт.		Часов в з.е.	Экспертное	По плану	Контакт. часы	СР	Контроль	Сессия 3									
																		з.е. на курсе	Итого	Лек.	Лаб.	Пр	КРП	СР	Контроль	Формы контр.	
Б1.В.09	Основы микропроцессорной техники	4				4			5	5	36	180	180	12	159	9	5	180	8	4					159	9	эк

ОБОЗНАЧЕНИЯ:

Виды промежуточной аттестации (виды контроля):

Экз — экзамен;

ЗаО — зачет с оценкой;

За — зачет;

Виды работ:

Контакт. — контактная работа обучающихся с преподавателем;

Лек. — лекционные занятия;

Лаб. — лабораторные работы;

Пр. — практические занятия;

КРП — курсовая работа (курсовой проект);

РГР — расчетно-графическая работа (реферат);

СР — самостоятельная работа студентов;

з.е. — объем дисциплины в зачетных единицах.

Содержание дисциплины:

№	Наименование видов занятий и тематик, содержание																																				
1	лекционные занятия 4 шт. по 2 часа (8 час.): 1.1 Введение в архитектуру компьютеров. Обобщенная структурная схема информационной программируемой системы. Электронная память, ее основные типы и организация. Структура микропроцессорной системы. 1.2 Программный пакет PROTEUS как система моделирования аналоговых, цифровых электронных схем и микроконтроллеров. 1.3 Принстонская (фон Неймана) и Гарвардская архитектуры. Конвейеризация в МК с Гарвардской архитектурой. Сравнение архитектур. 1.4 Структура микроконтроллера AVR. Набор периферийных устройств МК. Процесс выполнения команды.																																				
2	лабораторные работы 1 шт. по 4 часа (4 час.): 2.1 Знакомство с программным пакетом PROTEUS и интегрированной средой разработки (IDE) AVRStudio.																																				
3	практические занятия 0 шт. по 2 часа (0 час.): –																																				
4	Контрольная работа «Архитектура и система команд микроконтроллера AVR»																																				
5	<table border="0" style="width: 100%;"> <tr> <td style="width: 80%;">самостоятельная работа студентов:</td> <td style="text-align: right;">час.</td> </tr> <tr> <td>5.1. Изучение материалов лекций</td> <td style="text-align: right;">2</td> </tr> <tr> <td>5.2. Подготовка к практическим занятиям</td> <td style="text-align: right;">0</td> </tr> <tr> <td>5.3. Подготовка к лабораторным работам</td> <td style="text-align: right;">4</td> </tr> <tr> <td>5.4. Контрольная работа</td> <td style="text-align: right;">2</td> </tr> <tr> <td>5.5 Самостоятельное изучение материалов дисциплины</td> <td style="text-align: right;">151</td> </tr> <tr> <td> 5.5.1 Шинная организация связей, подключение ОЗУ, ПЗУ, устройств ввода-вывода к шинам</td> <td></td> </tr> <tr> <td> 5.5.2 Упрощенная структура процессора и его разновидности</td> <td></td> </tr> <tr> <td> 5.5.3 Коды и системы счисления. Компьютерные форматы данных. Позиционный двоичный код. Преобразование чисел из десятичной в двоичную систему и обратно.</td> <td></td> </tr> <tr> <td> 5.5.4 Представление отрицательных чисел. Байтовые, пословные данные, двоично-кодированные десятичные данные (BCD), числа с плавающей точкой. Типы данных языка СИ.</td> <td></td> </tr> <tr> <td> 5.5.5 Составные части микроконтроллера. Комбинационные цифровые устройства. Основные логические элементы, однонаправленные и двунаправленные буферы.</td> <td></td> </tr> <tr> <td> 5.5.6 Дешифраторы, шифраторы, мультиплексоры, компараторы кодов, сумматоры, АЛУ.</td> <td></td> </tr> <tr> <td> 5.5.7. Последовательностные цифровые устройства. D-триггеры со статическим (Latch) и динамическим (Flip-Flop) синхровходами.</td> <td></td> </tr> <tr> <td> 5.5.8 Параллельные регистры с различными вариантами тактирования, сдвиговые регистры, счетчики.</td> <td></td> </tr> <tr> <td> 5.5.9 Средства разработки и отладки программного обеспечения. Интегрированные среды разработки (IDE) и отладки программ на ассемблере для МК AVR.</td> <td></td> </tr> <tr> <td> 5.5.10 AVR Studio 4.19 как интегрированная среда разработки ассемблерных программ для МК AVR.</td> <td></td> </tr> <tr> <td> 5.5.11 Программный пакет PROTEUS, его основные возможности по моделированию аналоговых и цифровых электронных схем, микроконтроллеров.</td> <td></td> </tr> <tr> <td> 5.5.12 Функционирование микропроцессорной системы (МС). Составные ча-</td> <td></td> </tr> </table>	самостоятельная работа студентов:	час.	5.1. Изучение материалов лекций	2	5.2. Подготовка к практическим занятиям	0	5.3. Подготовка к лабораторным работам	4	5.4. Контрольная работа	2	5.5 Самостоятельное изучение материалов дисциплины	151	5.5.1 Шинная организация связей, подключение ОЗУ, ПЗУ, устройств ввода-вывода к шинам		5.5.2 Упрощенная структура процессора и его разновидности		5.5.3 Коды и системы счисления. Компьютерные форматы данных. Позиционный двоичный код. Преобразование чисел из десятичной в двоичную систему и обратно.		5.5.4 Представление отрицательных чисел. Байтовые, пословные данные, двоично-кодированные десятичные данные (BCD), числа с плавающей точкой. Типы данных языка СИ.		5.5.5 Составные части микроконтроллера. Комбинационные цифровые устройства. Основные логические элементы, однонаправленные и двунаправленные буферы.		5.5.6 Дешифраторы, шифраторы, мультиплексоры, компараторы кодов, сумматоры, АЛУ.		5.5.7. Последовательностные цифровые устройства. D-триггеры со статическим (Latch) и динамическим (Flip-Flop) синхровходами.		5.5.8 Параллельные регистры с различными вариантами тактирования, сдвиговые регистры, счетчики.		5.5.9 Средства разработки и отладки программного обеспечения. Интегрированные среды разработки (IDE) и отладки программ на ассемблере для МК AVR.		5.5.10 AVR Studio 4.19 как интегрированная среда разработки ассемблерных программ для МК AVR.		5.5.11 Программный пакет PROTEUS, его основные возможности по моделированию аналоговых и цифровых электронных схем, микроконтроллеров.		5.5.12 Функционирование микропроцессорной системы (МС). Составные ча-	
самостоятельная работа студентов:	час.																																				
5.1. Изучение материалов лекций	2																																				
5.2. Подготовка к практическим занятиям	0																																				
5.3. Подготовка к лабораторным работам	4																																				
5.4. Контрольная работа	2																																				
5.5 Самостоятельное изучение материалов дисциплины	151																																				
5.5.1 Шинная организация связей, подключение ОЗУ, ПЗУ, устройств ввода-вывода к шинам																																					
5.5.2 Упрощенная структура процессора и его разновидности																																					
5.5.3 Коды и системы счисления. Компьютерные форматы данных. Позиционный двоичный код. Преобразование чисел из десятичной в двоичную систему и обратно.																																					
5.5.4 Представление отрицательных чисел. Байтовые, пословные данные, двоично-кодированные десятичные данные (BCD), числа с плавающей точкой. Типы данных языка СИ.																																					
5.5.5 Составные части микроконтроллера. Комбинационные цифровые устройства. Основные логические элементы, однонаправленные и двунаправленные буферы.																																					
5.5.6 Дешифраторы, шифраторы, мультиплексоры, компараторы кодов, сумматоры, АЛУ.																																					
5.5.7. Последовательностные цифровые устройства. D-триггеры со статическим (Latch) и динамическим (Flip-Flop) синхровходами.																																					
5.5.8 Параллельные регистры с различными вариантами тактирования, сдвиговые регистры, счетчики.																																					
5.5.9 Средства разработки и отладки программного обеспечения. Интегрированные среды разработки (IDE) и отладки программ на ассемблере для МК AVR.																																					
5.5.10 AVR Studio 4.19 как интегрированная среда разработки ассемблерных программ для МК AVR.																																					
5.5.11 Программный пакет PROTEUS, его основные возможности по моделированию аналоговых и цифровых электронных схем, микроконтроллеров.																																					
5.5.12 Функционирование микропроцессорной системы (МС). Составные ча-																																					

сти МС: процессор, шины, память и устройства ввода-вывода, их основные функции.

5.5.13 Циклы обмена информацией в МПС. Фазы программного цикла обмена. Синхронный и асинхронный обмен.

5.5.14 Понятие операнда. Методы адресации операндов. Выборка команд из памяти. Нарушение последовательной выборки команд: ветвления и циклы.

5.5.15 Методы реакции на внешнее событие в МС: поллинг, прерывание, прямой доступ к памяти.

5.5.16 Разновидности архитектур МС. Микропроцессор и микроконтроллер.

5.5.17 Определение микропроцессора и микроконтроллера (МК), их структурные схемы.

5.5.18 Базовая структура процессорного ядра RISC МК. Процесс выполнения команды в МК.

5.5.19 Регистры общего назначения (РОН, GPR) МК AVR. Сдвоенные регистры-указатели X, Y, Z. Регистры ввода-вывода.

5.5.20 Регистр состояния процессора SREG (PSW). Программный счетчик PC и указатель стека SP. Стек и его инициализация.

5.5.21 Структура памяти микроконтроллера AVR. Распределение памяти (объемы и адресные пространства). Flash-память программ, статическая оперативная память данных, электрически перепрограммируемое ПЗУ EEPROM.

5.5.22 Подключение внешней памяти данных ERAM к МК. Начальная область памяти программ. Векторы прерываний.

5.5.23 Способы адресации операндов в МК AVR. Регистровая (неявная) адресация. Обращение к регистрам ввода/вывода.

5.5.24 Непосредственная адресация. Прямая или абсолютная адресация.

5.5.25 Косвенная адресация. Косвенная адресация с постинкрементом и преддекрементом. Относительная косвенная адресация. Чтение констант из памяти программ.

5.5.26 Система команд МК AVR. Макроассемблер. Основные директивы макроассемблера и структура программы.

5.5.27 Команды пересылки данных. Арифметические и логические операции.

5.5.28 Операции над битами. Команды сдвигов.

5.5.29 Команды безусловных и условных переходов. Команды вызовов подпрограмм и возвратов из них.

5.5.30 Способы обмена процессорного ядра с устройством ввода-вывода. Синхронный и асинхронный способы обмена. Обмен по прерыванию.

5.5.31 Прерывания в МК AVR. Вектор прерывания, область векторов в памяти программ. Приоритеты прерываний.

5.5.32 Схема возникновения прерывания, обработки прерывания и возврата из него.

5.5.33 Программная реализация счетчика внешних событий с использованием входа запроса прерываний INT1.

5.5.34 Параллельные порты ввода-вывода МК AVR. Система тактирования МК AVR. Подробная схема обмена информацией процессора МК и отдельных линий портов ввода-вывода.

5.5.35 Упрощенная схема обмена информацией процессора МК и отдельных линий портов ввода-вывода. Конфигурирование режимов линий параллельных портов ввода-вывода в МК AVR.

5.5.36 Взаимодействие простейших внешних устройств (кнопок и светодиодов) с параллельными портами ввода-вывода. Примеры программ (счетчик внешних событий и реализация T-триггера).

5.5.37 Схемы подключения кнопок к портам ввода. Дребезг контактов при за-

	<p>мыкании кнопки, способы борьбы с ним.</p> <p>5.5.38 Схемы подключения светодиодов к портам вывода. Расчет токоограничивающих резисторов.</p> <p>5.5.39 Формирование временных задержек и программирование арифметических операций. Передача параметров задержки в подпрограмму. Алгоритмы сложения и вычитания многобайтных беззнаковых чисел.</p> <p>5.5.40 Принцип генерации периодического сигнала произвольной формы с помощью цифрового синтеза. Генерация периодического сигнала с помощью МК AVR и ЦАП R-2R</p>	
	Всего:	159
	5.5. Подготовка к экзамену	9

Текущий контроль: Письменный контрольный опрос по изученному теоретическому материалу и полученным практическим навыкам проводится на практических и лабораторных занятиях.

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

№ п/п	Виды учебных занятий	Образовательные технологии
1.	Лекции	Классическая (традиционная, информационная) лекция. Интерактивная лекция (лекция-визуализация). Индивидуальные и групповые консультации по дисциплине.
2.	Лабораторная работа	Технология выполнения лабораторных заданий индивидуально. Технология выполнения лабораторных заданий в малой группе (в бригаде). Допуск к лабораторной работе.
3.	Самостоятельная работа студентов (внеаудиторная)	Информационно-коммуникационные технологии (доступ к ЭИОС филиала, к ЭБС филиала, доступ к информационно-методическим материалам по дисциплине).
4.	Контроль (промежуточная аттестация: зачет или экзамен)	Технология устного опроса.

6. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ДЛЯ ОЦЕНКИ КАЧЕСТВА ОСВОЕНИЯ ДИСЦИПЛИНЫ

Форма промежуточной аттестации по настоящей дисциплине — экзамен и контрольная работа.

Перечень вопросов к экзамену

Вопросы по теории (1-ый вопрос билета)

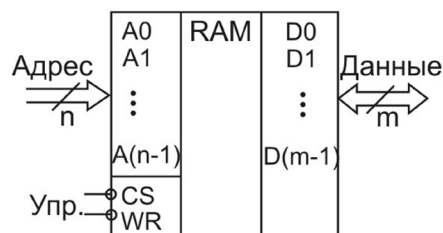
1. Общие представления о принципах цифровой электроники. Основные понятия, термины, определения. Особенности цифровых сигналов. Виды цифровых сигналов. Преимущества и недостатки цифровых устройств.
2. Коды и системы счисления. Позиционные коды. Представление натуральных и дробных двоичных чисел. Преобразования между системами счисления. Форматы целого без знака — unsigned char, unsigned int, unsigned long int. Данные в формате ASCII, Двоично-кодированные десятичные (BCD) данные.

3. Представление отрицательных чисел: обратный и дополнительный коды. Форматы целого со знаком: char, int, short int, long int.
4. Переходы между двоичной, восьмеричной и шестнадцатеричной системами счисления.
5. Представление вещественных чисел. Формат с плавающей точкой одинарной и двойной точности — Float, double.
6. Основные операции с двоичными числами. Основные понятия двоичной логики. Типы цифровых устройств. Условные графические обозначения выводов цифрового компонента.
7. Три модели цифровых устройств. Основные логические элементы. Буферы однонаправленные и двунаправленные. Применение буферов.
8. Комбинационные цифровые устройства: дешифраторы, шифраторы, мультиплексоры.
9. Комбинационные цифровые устройства: компараторы кодов, сумматоры.
10. Последовательностные цифровые устройства: асинхронный RS-триггер, D триггер со статическим синхровходом (защелка).
11. Последовательностные цифровые устройства: D-триггер с динамическим синхровходом, построение регистров из D-триггеров. Параллельный и последовательный (сдвиговый) регистры. Типы сдвиговых регистров.
12. Виды параллельных регистров. Тактируемый регистр и регистр-защелка.
13. Принцип организации передачи данных в последовательном коде.
14. Счетный T-триггер. Внутренняя структура счетчика. Типы счетчиков. Основные функции счетчиков.
15. Память — основные термины. Типы памяти. Классификация электронной памяти.
16. Объем и организация памяти. Примеры модулей памяти. Обращение (чтение, запись) к ячейке памяти.
17. Обобщенная структурная схема микропроцессорной системы. Подключение ОЗУ и ПЗУ к шинам адреса и данных микропроцессорной системы. Диаграммы записи и чтения оперативной памяти.
18. Принцип работы стековой памяти. Стек при операциях чтения и записи. Аппаратная организация стека в памяти данных.
19. Микропроцессорные системы и их особенности. Основная терминология.
20. Упрощенная структура центрального процессорного элемента (ЦПЭ). Основные функции ЦПЭ. Составные части ЦПЭ. Разновидности процессоров.
21. Магистральная структура микропроцессорной системы. Составные части микропроцессорной системы: процессор, память, устройства ввода вывода, шины. Немультимплексированные и мультимплексированные шины.
22. Циклы обмена информацией в микропроцессорной системе. Фазы программного цикла обмена (временные диаграммы). Синхронный и асинхронный обмен.
23. ЦПЭ. Обеспечение последовательного считывания программной памяти (выборки команд). Программный счетчик (PC), его функции и поведение при программном режиме ЦПЭ. Основные особенности PC в МК AVR ATmega16.
24. Понятие операнда. Краткая характеристика методов адресации операндов: непосредственного, прямого, регистрового, косвенного, косвенного с модификацией индекса.
25. Последовательная выборка команд из памяти программ. Случаи нарушения последовательной выборки команд из программной памяти.
26. Методы реакции на внешнее событие в микропроцессорной системе. Механизмы поллинга, прерывания и прямого доступа к памяти.
27. Принстонская и Гарвардская архитектуры вычислительных систем. Их особенности, достоинства и недостатки.
28. Микропроцессор. Определение, структурная схема. Назначение основных блоков.
29. Микроконтроллер (МК), его определение. Отличительные признаки МК. Структурная схема МК. Разновидности периферийных устройств в составе МК.

30. Структура процессорного ядра RISC-микроконтроллера.
31. Структурная схема и состав МК AVR. Процесс выполнения команды.
32. Регистры общего назначения МК AVR. Регистр слова состояния процессора SREG. Парные регистры-указатели. Косвенно-регистровая адресация операндов.
33. Регистры ввода вывода МК AVR. Регистр указатель стека SP. Его назначение, поведение при операциях чтения-записи, инициализация.
34. Оформление подпрограммы с сохранением важной информации в стеке. Передача параметров в подпрограмму на ассемблере.
35. Распределение памяти МК семейства AVR. Внутренняя память программ, внутреннее статическое ОЗУ, внутренняя постоянная память данных, внешняя оперативная память данных. Диапазоны адресов на примере МК Atmega16.
36. Назначение и содержание начальной области памяти программ. Учет этой области при написании программ на ассемблере.
37. Система команд МК AVR, основные направления пересылки данных. Регистровая и непосредственная адресация. Обращение к регистрам ввода-вывода МК AVR. Разновидности использования регистровых и непосредственных операндов в программах на ассемблере.
38. Прямая и косвенная адресация в МК AVR. Использование соответствующих операндов в ассемблерных программах.
39. Косвенная адресация с постинкрементом и с преддекрементом в МК AVR. Использование этих методов адресации в программах на ассемблере. Косвенная относительная адресация.
40. Два способа обращения к Flash-памяти программ. Команды чтения констант из памяти программ.
41. Основные группы команд микроконтроллера AVR и основные используемые методы адресации. Примеры команд.
42. Разновидности команд сдвигов содержимого регистра в МК AVR.
43. Структура программы на ассемблере AVR. Область начальных директив и кода. Область констант и данных.
44. Основные директивы ассемблера. Создание файла листинга ассемблерной программы. Основная информация, содержащаяся в листинге.
45. Способы обмена микропроцессора (микроконтроллера) с медленным устройством ввода вывода.
46. Прерывания в МК AVR. Схема обработки аппаратного прерывания и возврата из него (Atmega16). Таблица векторов прерываний, ее местоположение и формат.
47. Управление аппаратными прерываниями в Atmega16 (регистры).
48. Порты параллельного ввода-вывода МК AVR. Регистры портов. Упрощенная схема взаимосвязей разрядов 3-х регистров параллельного порта. Задание конфигурации разрядов параллельного порта в программе.

Практическое задание (2-ой вопрос билета).

1. Определите объем и организацию ОЗУ рис., если $n = 18$, $m = 8$.

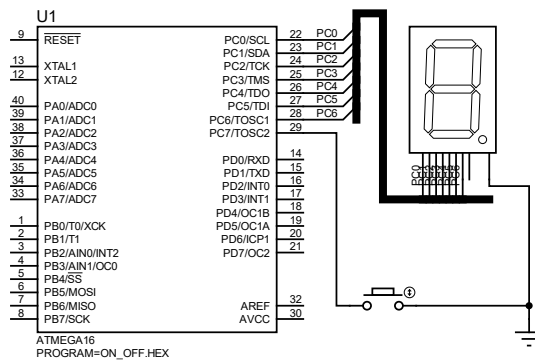


2. Общее адресное пространство микропроцессорной системы составляет 4Мбайта. Разрядность шины данных 8. Какова при этом разрядность шины адреса?
3. Разрядность шины адреса в МП системе равна 10. Столько же адресных входов имеет микросхема ОЗУ. Разрядность шины данных – 8 бит. В ячейку памяти с номером 63 (DEC) записывается код 5 (DEC). Какой двоичный код будет выставляться на шину адреса (A9...A0), на шину данных (D7...D0)? Какой сигнал шины управления будет активным при этой операции?
4. Назовите команды МК Atmega16, которые модифицируют регистр указатель стека SP.
5. Что происходит при записи байта данных в стек (МК Atmega16)?
6. Что происходит при записи слова данных (2-х байт) в стек (МК Atmega16)?
7. Что происходит при чтении байта данных из стека (МК Atmega16)?
8. Что происходит при чтении слова данных (2-х байт) из стека (МК Atmega16)?
9. Как стек инициализируется в МК Atmega16? И в каких случаях инициализация обязательна?
10. Как изменяется указатель стека SP при вызове подпрограмм и при возврате из подпрограмм?
11. В стек типа LIFO (Last In – First Out) занесены коды в следующей очередности: 0x01, 0x23, 0x45, 0x67, 0x89. Какой код будет прочитан при третьем обращении к стеку?
12. Как разместить вершину стека по адресу 0x041d (МК Atmega16)?
13. В какой памяти (постоянной или оперативной) размещается операнд, адресуемый непосредственной адресацией (МК Atmega16) и почему?
14. В какой памяти (постоянной или оперативной) размещается операнд, адресуемый прямой адресацией (МК Atmega16) и почему?
15. В какой памяти (постоянной или оперативной) размещается адрес операнда при прямой адресации (МК Atmega16) и почему?
16. В какой памяти размещается адрес операнда, адресуемого косвенной адресацией (МК Atmega16) и почему?
17. Сколько ячеек (слов) программной памяти занимает команда с прямой адресацией МК Atmega16?
18. Какая команда (МК Atmega16) может пересылать константы из flash памяти программ? Какая в ней используется адресация?
19. В МК Atmega8 адресуемая память программ имеет организацию 4КХ16. Какое количество значащих двоичных разрядов имеет программный счетчик (РС) этого микроконтроллера?
20. Как задать во flash-памяти МК Atmega16 3 подряд расположенные байтовые константы: \$AA,\$BB,\$CC?
21. Как задать во Flash памяти МК Atmega16 словную (двухбайтовую) константу 0x1234, расположенную по адресу 0x0F00?
22. Как задать во flash-памяти МК Atmega16 3 подряд расположенные 2 хбайтовые (словные) константы: \$AABB, \$CCDD, \$EEFF?
23. Как зарезервировать в памяти данных место под массив из 20 байт?
24. Как задать выходной массив из 8 байт в памяти данных, начиная с адреса \$70?
25. Сколько бит, байт, слов программной памяти занимает команда короткого (относительного) безусловного перехода RJMP rel?
26. Сколько бит, байт, слов программной памяти занимает команда длинного (абсолютного) безусловного перехода JMP addr?
27. Сколько бит, байт, слов программной памяти занимает команда косвенного безусловного перехода IJMP?
28. Сколько бит, байт, слов программной памяти занимает команда короткого (относительного) вызова подпрограммы RCALL rel?

29. Сколько бит, байт, слов программной памяти занимает команда длинного (абсолютного) вызова подпрограммы CALL addr?
30. Сколько бит, байт, слов программной памяти занимает команда косвенного вызова подпрограммы ICALL?
31. Сколько бит, байт, слов программной памяти занимает команды условных переходов BR<усл> Rel ?

Практическое задание на написание ассемблерной программы (3-ий вопрос билета).

1. Найти сумму двух констант А, В, расположенных в соседних байтах Flash памяти команд, результат записать в байт сегмента данных с символическим именем «С», адресом 0x60.
2. Сложить 2 16-разрядных числа, расположенным в SRAM по адресам 0x0060, 0x0062 (символические имена Add1, Add2). Результат без проверки переполнения отправить в ЯП SRAM с адресом 0x0070 (символическим именем SUM).
3. Загрузить 3 байтовых числа, задаваемых непосредственно, в 3 соседние ячейки ОЗУ, начиная с адреса 0x0070, используя прямую адресацию.
4. Загрузить 3 байтовых числа, задаваемых непосредственно, в 3 соседние ячейки ОЗУ, начиная с адреса 0x0060, используя косвенно автоинкрементную адресацию.
5. Загрузить последовательность нарастающих 8-битных чисел 0,1,2,3...255 в ОЗУ, начиная с адреса 0x0060. Использовать косвенно-автоинкрементную адресацию.
6. Написать программу вычисления абсолютной величины разности однобайтных чисел (a-b) – a, b задаются непосредственно, абсолютная величина разности сохраняется в ЯП SRAM с адресом \$60, символическим именем SUB_ABS.
7. Считать массив из 10 байтовых констант, расположенных в CSEG, начиная с адреса ArrayC и отправить его в DSEG, начиная с адреса ArrayD. ArrayC=0x0100, ArrayD=0x0070.
8. Написать программу реализации алгоритма работы Т-триггера, опрокидывающегося по переднему фронту синхросигнала. Выводы Т триггера: INT1 (PD.3) – вход «С» (тактовый сигнал), PD.0 — вых. «Q».
9. Написать программу реализации алгоритма работы счетного Т-триггера, опрокидывающегося по переднему фронту синхросигнала PB.4 – вход «С» (тактовый сигнал), PB.0 — вых. «Q»
10. Написать программу для реализации однобайтного счетчика внешних событий — передних фронтов сигнала на входе PB.0. Значение счетчика следует выводить в порт С.
11. Написать программу для реализации однобайтного счетчика внешних запросов прерывания INT1 — передних фронтов сигнала. Значение однобайтного счетчика запросов следует выводить в порт С.
12. Написать программу регулируемой временной задержки 1...255 мкс. Значение задержки в целом числе микросекунд задается байтом в регистре R20. Тактовая частота микроконтроллера 8 МГц.
13. К младшим разрядам порта С микроконтроллера (PC0...PC6) подключен семисегментный индикатор с общим катодом. К старшему разряду PC.7— кнопка, второй вывод которой подключен к проводу «Общий». Написать программу, при выполнении которой происходит следующее: при нажатой кнопке на индикаторе индицируется буква «Н», при отпущенной — буква «О».



Перечень вопросов к контрольной работе.

1. Назовите основные способы реакции на внешнее событие в микропроцессорной системе (способы взаимодействия с внешними устройствами системы).
2. Что такое запрос прерывания? Какие основные действия выполняет процессор при обнаружении этого сигнала?
3. Что такое прямой доступ к памяти? Назовите основные действия, происходящие в МП системе при переходе в этот режим.
4. Что такое Polling?
5. Назовите основную особенность фон Неймановской архитектуры микропроцессорных систем.
6. Назовите основную особенность Гарвардской архитектуры микропроцессорных систем.
7. Каково отличие гарвардской архитектуры от архитектуры фон Неймана?
8. Назовите преимущества Принстонской архитектуры.
9. Назовите преимущества Гарвардской архитектуры.
10. Что такое конвейеризация?
11. Что такое микропроцессор?
12. Имеет ли микропроцессор внешние шины адреса и данных для подключения памяти и внешних устройств?
13. Имеет ли микроконтроллер внешние шины адреса-данных для подключения памяти и внешних устройств?
14. Что такое микроконтроллер?
15. Назовите периферийные устройства, которые могут присутствовать в составе микроконтроллера.
16. Состав процессорного ядра RISC-микроконтроллера.
17. Назовите основные отличительные признаки микроконтроллера (чем он отличается от микропроцессора).
18. Что такое встроенная (embedded) система?
19. Последовательность действий выполняемых AVR микроконтроллером для считывания команды из ПЗУ.
20. Последовательность действий выполняемых AVR микроконтроллером для выполнения команды, считанной из программной памяти.
21. Сколько регистров общего назначения (РОН) имеет МК ATmega16? Каково их назначение?
22. Какие РОНЫ образуют парные регистры, какое они имеют символическое имя (МК ATmega16)?
23. Каково основное назначение парных регистров X, Y, Z (МК ATmega16)?

24. При помощи какого регистра-указателя адреса можно обращаться к Flash памяти программ в МК ATmega16 для считывания информации. Какой метод адресации при этом используется?
25. Что такое SRAM в МК AVR, где она располагается?
26. Что такое FlashROM в МК AVR, где она располагается?
27. FlashROM и SRAM в Atmega16 имеют общее адресное пространство или отдельные?
28. Назначение регистров ввода-вывода МК Atmega16 (окно адресов в пространстве ввода-вывода — \$00-\$3F).
29. Каково назначение регистра состояния процессора SREG (МК ATmega16)?
30. Какое назначение имеют флаги C, Z, S, I регистра SREG (МК ATmega16)? Какие команды модифицируют эти флаги?
31. Каково назначение внутреннего регистра микропроцессора — указателя стека SP?
32. Назовите команды МК Atmega16, которые модифицируют регистр указатель стека SP.
33. Что происходит при записи байта данных в стек (МК ATmega16)?
34. Что происходит при записи слова данных (2-х байт) в стек (МК ATmega16)?
35. Что происходит при чтении байта данных из стека (МК ATmega16)?
36. Что происходит при чтении слова данных (2-х байт) из стека (МК ATmega16)?
37. Как стек инициализируется в МК ATmega16? И в каких случаях инициализация обязательна?
38. Как изменяется указатель стека SP при записи в стек и чтении из стека?
39. Как изменяется указатель стека SP при вызове подпрограмм и при возврате из подпрограмм?
40. В стек типа LIFO (Last In – First Out) занесены коды в следующей очередности: 0x01, 0x23, 0x45, 0x67, 0x89, 0xAB, 0xCD. Какой код будет прочитан при третьем обращении к стеку?
41. Как разместить вершину стека по адресу 0x0444 (МК ATmega16)?
42. Для чего используют подпрограммы?
43. К чему приведет неравенство числа вызовов подпрограмм и возврата из них?
44. Каково назначение внутреннего регистра микропроцессора — программного счетчика PC?
45. В какой памяти (постоянной или оперативной) размещается операнд, адресуемый непосредственной адресацией (МК Atmega16) и почему?
46. В какой памяти (постоянной или оперативной) размещается операнд, адресуемый прямой адресацией (МК Atmega16) и почему?
47. В какой памяти (постоянной или оперативной) размещается адрес операнда при прямой адресации (МК Atmega16) и почему?
48. В какой памяти размещается адрес операнда, адресуемого косвенной адресацией (МК Atmega16) и почему?
49. Приведите пример команды с регистровой адресацией (МК ATmega16).
50. Приведите пример команды с непосредственной адресацией (МК ATmega16).
51. Приведите пример команды с косвенной адресацией (МК ATmega16).
52. Приведите пример команды с прямой адресацией (МК ATmega16).
53. Сколько ячеек (слов) программной памяти занимает команда с регистровой адресацией (МК ATmega16)?
54. Сколько ячеек (слов) программной памяти занимает команда с непосредственной адресацией МК ATmega16?
55. Сколько ячеек (слов) программной памяти занимает команда с прямой адресацией МК ATmega16?
56. Сколько ячеек (слов) программной памяти занимает команда с косвенно регистровой адресацией МК ATmega16?

57. Для каких целей, по вашему мнению, может использоваться косвенно относительная адресация?
58. Как определяется местоположение операнда при использовании косвенно-относительной адресации (МК АТmega16)?
59. Как определяется местоположение операнда при использовании косвенной адресации (МК АТmega16)?
60. Как определяется местоположение операнда при использовании косвенной адресации с преддекрементом (МК АТmega16)?
61. Как определяется местоположение операнда при использовании косвенной адресации с постинкрементом (МК АТmega16)?
62. Как определяется местоположение операнда при использовании прямой адресации (МК АТmega16)?
63. Какая команда (МК АТmega16) может пересылать константы из flash памяти программ? Какая в ней используется адресация?
64. Почему при чтении констант из Flash-памяти программ в МК АТmega16, фактический адрес ячейки программной памяти приходится умножать на 2?
65. В МК АТmega16 адресуемая память программ имеет организацию 8КХ16. Какое количество значащих двоичных разрядов имеет программный счетчик (РС) этого микроконтроллера?
66. В МК АТmega8 адресуемая память программ имеет организацию 4КХ16. Какое количество значащих двоичных разрядов имеет программный счетчик (РС) этого микроконтроллера?
67. В МК АТmega32 адресуемая память программ имеет организацию 16КХ16. Какое количество значащих двоичных разрядов имеет программный счетчик (РС) этого микроконтроллера?
68. Как задать во flash-памяти МК АТmega16 3 подряд расположенные байтовые константы: \$AA,\$BB,\$CC?
69. Как задать во Flash памяти МК АТmega16 словную (двухбайтовую) константу 0x1234, расположенную по адресу 0x0F00?
70. Как задать во flash-памяти МК АТmega16 3 подряд расположенные 2 хбайтовые (словные) константы: \$AABB, \$CCDD, \$EEFF?
71. Как зарезервировать в памяти данных место под массив из 20 байт?
72. Как задать выходной массив из 8 байт в памяти данных, начиная с адреса \$70?
73. По какому адресу Flash-памяти МК AVR располагается вектор сброса?
74. С какого адреса Flash памяти МК АТmega16 начинает располагаться таблица векторов прерываний?
75. Что происходит при сбросе микроконтроллера АТmega16?
76. Что происходит в МК Atmega16 при восприятии аппаратного запроса прерывания Int0?
77. Что происходит в МК Atmega16 при восприятии аппаратного запроса прерывания Int1?
78. В МК АТmega16 оперативная память данных и перепрограммируемая постоянная память данных имеют общее или отдельные адресные пространства?
79. В МК АТmega16 оперативная память данных и постоянная память программ имеют общее или отдельные адресные пространства?
80. Назовите основные группы команд, выполняемых микроконтроллером (микропроцессором).
81. Модифицируют ли команды пересылки данных биты регистра слова состояния процессора SREG?

82. Модифицируют ли команды арифметической обработки данных биты регистра слова состояния процессора SREG?

83. Модифицируют ли команды арифметической обработки данных биты регистра слова состояния процессора SREG?

84. Модифицируют ли команды логических операций биты регистра слова состояния процессора SREG?

Из перечисленных вопросов составляется тест из 18 вопросов. Бланк теста, состоящий из двух граф: первая – заполненная с вопросом, вторая – пустая для ответа, выдается тестируемому студенту. Он его заполняет и сдает преподавателю.

В филиале используется система с традиционной шкалой оценок — «отлично», «хорошо», «удовлетворительно», «неудовлетворительно», «зачтено», «не зачтено» (далее — пятибалльная система).

Применяемые критерии оценивания по дисциплинам (в соответствии с инструктивным письмом НИУ МЭИ от 14 мая 2012 года № И-23):

Оценка по дисциплине	Критерии оценки результатов обучения по дисциплине
«отлично»/ «зачтено (отлично)»/ «зачтено»	Выставляется обучающемуся, обнаружившему всестороннее, систематическое и глубокое знание материалов изученной дисциплины, умение свободно выполнять задания, предусмотренные программой, усвоивший основную и знакомый с дополнительной литературой, рекомендованной рабочей программой дисциплины; проявившему творческие способности в понимании, изложении и использовании материалов изученной дисциплины, безупречно ответившему не только на вопросы билета, но и на дополнительные вопросы в рамках рабочей программы дисциплины, правильно выполнившему практическое задание. Оценка по дисциплине выставляется обучающемуся с учётом результатов текущего контроля. Компетенции, закреплённые за дисциплиной, сформированы на уровне — «эталонный».
«хорошо»/ «зачтено (хорошо)»/ «зачтено»	Выставляется обучающемуся, обнаружившему полное знание материала изученной дисциплины, успешно выполняющему предусмотренные задания, усвоившему основную литературу, рекомендованную рабочей программой дисциплины; показавшему систематический характер знаний по дисциплине, ответившему на все вопросы билета, правильно выполнивший практическое задание, но допустивший при этом принципиальные ошибки. Оценка по дисциплине выставляется обучающемуся с учётом результатов текущего контроля. Компетенции, закреплённые за дисциплиной, сформированы на уровне — «продвинутый».
«удовлетворительно»/ «зачтено (удовлетворительно)»/ «зачтено»	Выставляется обучающемуся, обнаружившему знание материала изученной дисциплины в объеме, необходимом для дальнейшей учебы и предстоящей работы по профессии, справляющемуся с выполнением заданий, знакомому с основной литературой, рекомендованной рабочей программой дисциплины; допустившему погрешность в ответе на теоретические вопросы и/или при выполнении практических заданий, но обладающему необходимыми знаниями для их устранения под руководством преподавателя, либо неправильно выполнившему практическое задание, но по указанию преподавателя выполнившему другие практические задания из того же раздела дисциплины. Компетенции, закреплённые за дисциплиной, сформированы на уровне — «пороговый».

Оценка по дисциплине	Критерии оценки результатов обучения по дисциплине
«неудовлетворительно»/ не зачтено	Выставляется обучающемуся, обнаружившему серьезные пробелы в знаниях основного материала изученной дисциплины, допустившему принципиальные ошибки в выполнении заданий, не ответившему на все вопросы билета и дополнительные вопросы и неправильно выполнившему практическое задание (неправильное выполнение только практического задания не является однозначной причиной для выставления оценки «неудовлетворительно»). Как правило, оценка «неудовлетворительно» ставится студентам, которые не могут продолжить обучение по образовательной программе без дополнительных занятий по соответствующей дисциплине. Оценка по дисциплине выставляется обучающемуся с учётом результатов текущего контроля. Компетенции на уровне «пороговый», закреплённые за дисциплиной, не сформированы.

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Учебное и учебно-лабораторное оборудование

Учебная аудитория для проведения занятий семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, оснащенная:

- специализированной мебелью; доской аудиторной; демонстрационным оборудованием: персональным компьютером (ноутбуком); переносным (стационарным) проектором.

Учебная аудитория для лабораторных работ, выполняемых в компьютерном классе, оснащенная:

- специализированной мебелью; доской аудиторной; персональными компьютерами.

Для самостоятельной работы обучающихся по дисциплине используется помещение для самостоятельной работы обучающихся, оснащенное:

- специализированной мебелью; доской аудиторной; персональными компьютерами с подключением к сети «Интернет» и доступом в ЭИОС филиала.

Программное обеспечение: Micro-Cap, AVR studio 4.19, Proteus, Code Vision AVR.

8. ОБЕСПЕЧЕНИЕ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ДЛЯ ЛИЦ С ОГРАНИЧЕННЫМИ ВОЗМОЖНОСТЯМИ ЗДОРОВЬЯ И ИНВАЛИДОВ

В ходе реализации дисциплины используются следующие дополнительные методы обучения, текущего контроля успеваемости и промежуточной аттестации обучающихся в зависимости от их индивидуальных особенностей:

для слепых и слабовидящих:

- лекции оформляются в виде электронного документа, доступного с помощью компьютера со специализированным программным обеспечением;
- письменные задания выполняются на компьютере со специализированным программным обеспечением, или могут быть заменены устным ответом;
- обеспечивается индивидуальное равномерное освещение не менее 300 люкс;
- для выполнения задания при необходимости предоставляется увеличивающее устройство; возможно также использование собственных увеличивающих устройств;
- письменные задания оформляются увеличенным шрифтом;
- экзамен и зачёт проводятся в устной форме или выполняются в письменной форме на компьютере.

для глухих и слабослышащих:

- лекции оформляются в виде электронного документа;
- письменные задания выполняются на компьютере в письменной форме;
- экзамен и зачёт проводятся в письменной форме на компьютере; возможно проведение в форме тестирования.

для лиц с нарушениями опорно-двигательного аппарата:

- лекции оформляются в виде электронного документа, доступного с помощью компьютера со специализированным программным обеспечением;
- письменные задания выполняются на компьютере со специализированным программным обеспечением;
- экзамен и зачёт проводятся в устной форме или выполняются в письменной форме на компьютере;
- используется специальная учебная аудитория для лиц с ЛОВЗ – ауд. 106 главного учебного корпуса по адресу 214013, г. Смоленск, Энергетический пр-д, д.1, здание энергетического института (основной корпус).

При необходимости предусматривается увеличение времени для подготовки ответа.

Процедура проведения промежуточной аттестации для обучающихся устанавливается с учётом их индивидуальных психофизических особенностей. Промежуточная аттестация может проводиться в несколько этапов.

При проведении процедуры оценивания результатов обучения предусматривается использование технических средств, необходимых в связи с индивидуальными особенностями обучающихся. Эти средства могут быть предоставлены филиалом, или могут использоваться собственные технические средства.

Проведение процедуры оценивания результатов обучения допускается с использованием дистанционных образовательных технологий.

Обеспечивается доступ к информационным и библиографическим ресурсам в сети Интернет для каждого обучающегося в формах, адаптированных к ограничениям их здоровья и восприятия информации:

для слепых и слабовидящих:

- в печатной форме увеличенным шрифтом;
- в форме электронного документа;
- в форме аудиофайла.

для глухих и слабослышащих:

- в печатной форме;
- в форме электронного документа.

для обучающихся с нарушениями опорно-двигательного аппарата:

- в печатной форме;
- в форме электронного документа;
- в форме аудиофайла.

9. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Основная литература.

1. Смирнов, Ю. А. Основы микроэлектроники и микропроцессорной техники : учебное пособие / Ю. А. Смирнов, С. В. Соколов, Е. В. Титов. — 2-е изд., испр. — Санкт-Петербург : Лань, 2013. — 496 с. — ISBN 978-5-8114-1379-9. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/12948> (дата обращения: 31.01.2021). — Режим доступа: для авториз. пользователей.

2. Рассадкин, Ю. И. Основы проектирования микропроцессорной техники : учебное пособие / Ю. И. Рассадкин, А. В. Синицын. — Москва : МГТУ им. Н.Э. Баумана, 2016. — 75 с. — ISBN 978-5-7038-4416-8. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/103544> (дата обращения: 31.01.2021). — Режим доступа: для авториз. пользователей.
3. Новиков, Ю. В. Основы микропроцессорной техники : учебное пособие / Ю. В. Новиков, П. К. Скоробогатов. — 2-е изд. — Москва : ИНТУИТ, 2016. — 406 с. — ISBN 978-5-9963-0023-5. — Текст : электронный // Лань : электронно-библиотечная система. — URL: <https://e.lanbook.com/book/100250> (дата обращения: 31.01.2021). — Режим доступа: для авториз. пользователей.

Дополнительная литература.

1. Троицкий Ю.В. [Программирование микроконтроллеров семейства AVR в устройствах промышленной электроники](#): Методическое пособие по курсу «Основы микропроцессорной техники» [Текст]: Методическое пособие/ Ю.В. Троицкий. – Смоленск: РИО филиала МЭИ в г. Смоленске, 2014. – 68 с. (15 экз. в библиотеке)
2. [АМЕЛИНА, М.А. Программирование микроконтроллеров семейства AVR в устройствах промышленной электроники на языке Си. Лабораторный практикум в 2-х частях по курсу «Основы микропроцессорной техники». Часть 1](#) [Текст]: практикум / М.А. Амелина, Ю.В. Троицкий. – Смоленск: РИО филиала МЭИ в г. Смоленске, 2015. – 56 с. (40 экз. в библиотеке)
3. [АМЕЛИНА, М.А. Программирование микроконтроллеров семейства AVR в устройствах промышленной электроники на языке Си. Лабораторный практикум в 2-х частях по курсу «Основы микропроцессорной техники». Часть 2](#) [Текст]: практикум / М.А. Амелина, Ю.В. Троицкий. – Смоленск: РИО филиала МЭИ в г. Смоленске, 2015. – 108 с. (40 экз. в библиотеке)

Список авторских методических разработок.

1. М.А. Амелина, комплект лекций по дисциплине «Основы микропроцессорной техники» в формате мультимедийных презентаций, расположен на сайте кафедры: https://drive.google.com/file/d/0B_zuGjoSJdggeF9NVDJFajNCSDQ/edit?usp=sharing.
2. Ю.В. Троицкий, М.А. Амелина Методическое пособие по дисциплине «Основы микропроцессорной техники» (Задания и методические указания по выполнению лабораторных работ) расположено на сайте кафедры: https://drive.google.com/file/d/0B_zuGjoSJdggaTItVzRPUHo4WDg/edit?usp=sharing
3. И другие методические материалы, включая: задания к лабораторным занятиям с методическими указаниями; слайд-презентации по решению практических заданий и расчетно-графических работ; задания на РГР; архивы учебных проектов Micro-Cap, Proteus, AVR Studio размещены в облачном хранилище по открытой ссылке: https://drive.google.com/drive/folders/17rxuHnBJnZ18G4EgLISITlau8_zEdrOf?usp=sharing
4. М.А. Амелина Видео-лекции:
 - 1.1 Параллельные порты ввода-вывода в МК AVR <https://youtu.be/XcNXik18a4s>
 - 1.2 Программная реализация T-триггера на ассемблере и C <https://youtu.be/YB3Zg8vhORU>
 - 1.3 T-триггер, переключаемый кнопкой с программным антидребезгом на ассемблере и C <https://youtu.be/gi7dfpIOpu0>
 - 1.4 Счетчик импульсов на линии порта ввода вывода на ассемблере <https://youtu.be/PvV7BXo-N80>
 - 1.5 Счетчик кликов кнопки с программным антидребезгом на C <https://youtu.be/QYURv3gL898>
 - 1.6 Система прерываний МК AVR <https://youtu.be/8wU-Mts8c0>

- | | | |
|------|--|---|
| 1.7 | Счётчик кликов кнопки на входе внешнего запроса прерывания на ассемблере | https://youtu.be/7x3P0aUOmBI |
| 1.8 | Программирование временных задержек на ассемблере | https://youtu.be/gofdL6Ovq64 |
| 1.9 | Статическая индикация на семисегментном индикаторе на ассемблере | https://youtu.be/HZVMQPfPzfI |
| 1.10 | Динамическая индикация на семисегментном индикаторе на С | https://youtu.be/ZNzYGfP-vbs |

ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

Номер измене- ния	Номера страниц				Всего страниц в документе	Наименование и № документа, вводящего изменения	Подпись, Ф.И.О. внесшего изме- нения в данный экземпляр	Дата внесения изме- нения в данный экземпляр	Дата введения изменения
	изме- ненных	замене- ных	новых	аннулиро- ванных					
1	2	3	4	5	6	7	8	9	10