

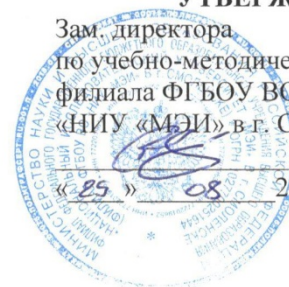
Направление подготовки 11.03.04 «Электроника и нанoeлектроника»
Профиль «Промышленная электроника»
РПД Б1.В.ДВ.04.02 «Программируемые логические схемы»



**Филиал федерального государственного бюджетного образовательного учреждения
высшего образования
«Национальный исследовательский университет «МЭИ»
в г. Смоленске**

УТВЕРЖДАЮ

Зам. директора
по учебно-методической работе
филиала ФГБОУ ВО
«НИУ «МЭИ» в г. Смоленске
В.В. Рожков
«25» 08 2018 г.



**РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
Программируемые логические схемы**

(НАИМЕНОВАНИЕ ДИСЦИПЛИНЫ)

Направление подготовки (специальность): **11.03.04 «Электроника и нанoeлектроника»**

Профиль: **«Промышленная электроника»**

Уровень высшего образования: **бакалавриат**

Нормативный срок обучения: **4 года**

Форма обучения: **очная**

Год набора: **2018**

Смоленск

Направление подготовки 11.03.04 «Электроника и нанoeлектроника»
Профиль «Промышленная электроника»
РПД Б1.В.ДВ.04.02 «Программируемые логические схемы»

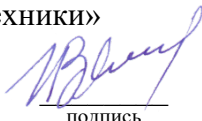


Программа составлена с учетом ФГОС ВО по направлению подготовки / специальности 11.03.04 «Электроника и нанoeлектроника», утвержденного приказом Минобрнауки России от «19» сентября 2017 г. № 927

Программу составил:

Заведующий кафедрой
«Электроники и микропроцессорной техники»

д-р техн. наук, доцент



подпись


Якименко Игорь Владимирович
ФИО

«25» июня 2018 г.

Программа обсуждена и одобрена на заседании кафедры «Электроники и микропроцессорной техники»

«27» июня 2018 г., протокол № 11

Зам. заведующего кафедрой «Электроника и микропроцессорная техника»:



подпись

к.т.н., доцент Л.Л. Лямец
ФИО

«02» июля 2018 г.

РПД адаптирована для лиц с ограниченными возможностями здоровья и инвалидов

**Ответственный в филиале по работе
с ЛОВЗ и инвалидами**



подпись

Зуева Елена Владимировна
ФИО

«02» июля 2018 г.

1. ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целью является подготовка обучающихся к научно-исследовательской деятельности по направлению бакалавриата 11.03.04 «Электроника и наноэлектроника» посредством обеспечения этапов формирования компетенций, предусмотренных ФГОС, в части представленных ниже знаний, умений и навыков.

Задачи: изучение понятийного аппарата дисциплины, основных теоретических положений и методов, привитие навыков применения теоретических знаний для решения научных задач.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОП ВО

Дисциплина Б1.В.ДВ.04.02 «Программируемые логические схемы» относится к вариативной части программы и является дисциплиной по выбору.

Для изучения данной дисциплины необходимы знания, умения и навыки, формируемые предшествующими дисциплинами: Б1.В.01 «Технические измерения в электронике», Б1.В.03 «Теория планирования эксперимента и анализ данных», Б1.В.05 «Высокочастотные электронные устройства», Б2.В.02(П) «Технологическая (проектно-конструкторская) практика», Б2.В.03(Н) «Научно-исследовательская работа».

Перечень дисциплин, знания, умения и навыки, которых формируются параллельно с данной дисциплиной: Б1.В.08 «Силовые полупроводниковые приборы и интеллектуальные модули», Б1.В.09 «Основы микропроцессорной техники», Б1.В.10 «Преобразовательная техника».

Перечень последующих дисциплин, для которых необходимы знания, умения и навыки, формируемые данной дисциплиной: Б3.01 «Подготовка к защите и защита выпускной квалификационной работы».

3. ТРЕБОВАНИЯ К РЕЗУЛЬТАТАМ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Освоение дисциплины направлено на формирование элементов следующих компетенций в соответствии с ФГОС ВО и ОП ВО по данному направлению подготовки:

Перечень планируемых результатов обучения по дисциплине (модулю), соотнесенных с индикаторами достижения компетенций

Компетенция	Индикаторы достижения компетенций	Результаты обучения
ПК-2 Способен аргументировано выбирать и реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и	ПК-2.1 Аргументировано выбирает эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения	Знает: Как аргументировано выбирать эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, построенных на базе сигнальных процессоров Умеет: Аргументировано выбирать эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, построенных на базе сигнальных процессоров Владеет: Методами аргументированного

<p>наноэлектроники различного функционального назначения</p>		<p>выбора эффективной методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, построенных на базе сигнальных процессоров</p>
	<p>ПК-2.2 Реализует на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения</p>	<p>Знает: Как реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, построенных на базе сигнальных процессоров Умеет: Реализовывать на практике эффективную методику экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, построенных на базе сигнальных процессоров Владеет: Методами реализации на практике эффективной методики экспериментального исследования параметров и характеристик приборов, схем, устройств и установок электроники и наноэлектроники различного функционального назначения, построенных на базе сигнальных процессоров</p>

Направление подготовки 11.03.04 «Электроника и нанoeлектроника»
 Профиль «Промышленная электроника»
 РПД Б1.В.ДВ.04.02 «Программируемые логические схемы»



4. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

Структура дисциплины:

Индекс	Наименование	Форма контроля						з.е.		Итого академических часов	Курс 4																						
		Экзамен	Зачет	Зачет с оценкой	КП	Реферат	РГР	Экспертное	Факт		Часов в з.е.	Экспертное	По плану	Контакт часы	СР	Кон роль	Сем. 7								Сем. 8								
																	з.е.	Итого	Лек	Лаб	Пр	КРП	СР	Кон роль	з.е.	Итого	Лек	Лаб	Пр	КРП	СР	Кон роль	
Б1.В.ДВ.04.02	Программируемые логические схемы	7					7	5	5	36	180	180	68	76	36	5	180	34	34			76	36										

ОБОЗНАЧЕНИЯ:

Виды промежуточной аттестации (виды контроля):

Экз — экзамен;

ЗаО — зачет с оценкой;

За — зачет;

Виды работ:

Контакт. — контактная работа обучающихся с преподавателем;

Лек. — лекционные занятия;

Лаб. — лабораторные работы;

Пр. — практические занятия;

КРП — курсовая работа (курсовой проект);

РГР — расчетно-графическая работа (реферат);

СР — самостоятельная работа студентов;

з.е. — объем дисциплины в зачетных единицах.

Содержание дисциплины:

№	Наименование видов занятий и тематик, содержание
1	<p>лекционные занятия 17 шт. по 2 часа (34 час.):</p> <p>Тема №1. Введение: дискретные схемы управления и обработки данных в устройствах промышленной электроники.</p> <p>1.1. Современная элементная база, используемая при разработке цифровых и микропроцессорных систем. Аппаратные средства реализации дискретных алгоритмов.</p> <p>1.2. Программируемые логические матрицы и программируемая матричная логика (ПЛИМ и ПМЛ): схемотехника, программирование.</p> <p>1.3. Функциональные разновидности современных ПЛИМ и ПМЛ.</p> <p>1.4. Особенности и пример подготовки задачи к решению с помощью ПМЛ.</p> <p>Базовые матричные кристаллы (вентильные матрицы с масочным программированием): классификация и параметры.</p> <p>Тема №2. Современные СБИС.</p> <p>1.5. Современные СБИС со сложными программируемыми структурами, классификация.</p> <p>1.6. Программируемые пользователем вентильные матрицы (FPGA): логические блоки, блоки ввода/вывода, системы межсоединений. Области применения FPGA.</p> <p>1.7. Сложные программируемые логические устройства (CPLD) и СБИС смешанной архитектуры (FLEX): функциональные блоки, система коммутации. Структура типичной CPLD MAX7000. Особенности микросхем семейства FLEX фирмы Altera. СБИС программируемой логики типа «система на кристалле».</p> <p>Тема №3. Параметры СБИС программируемой логики и особенности использования.</p> <p>1.8. Интерфейс JTAG и периферийное сканирование, программирование в системе (ISP), конфигурирование. Методика и средства проектирования цифровых устройств на СБИС ПЛ: общие сведения, средства описания проекта, этапы проектных процедур.</p> <p>Тема №4. Цифровые сигнальные процессоры.</p> <p>1.9. Общие принципы построения ЦСП и особенности их архитектуры. Архитектура фон Неймана и Гарвардская архитектура. Структура процессора ЦПОС.</p> <p>1.10. Конвейерное выполнение команд. Аппаратная реализация программных функций, параллельная работа функциональных узлов. ЦПОС с фиксированной и плавающей точкой.</p> <p>Тема №5. Основные типы ЦПОС.</p> <p>1.11. Стандартные процессоры ЦПОС. Процессоры ADI, Motorola. Улучшенные стандартные процессоры. Процессоры TI, ADSP.</p> <p>1.12. Процессоры с архитектурой VLIW. Суперскалярные процессоры. Гибридные процессоры. Организация памяти ЦПОС.</p> <p>1.13. Семейства процессоров AnalogDevices.</p> <p>Тема №6. Проектирование встраиваемых систем.</p> <p>1.14. Разработка программ с помощью кросс-инструментария. Прототипирование на основе кросс-инструментария. Языки описания моделей аппаратуры. VHDL. Verilog. SystemC. HDL-языки.</p> <p>1.15. ADL-языки. nML. IDSL. Expression. Сравнение рассмотренных языков программирования.</p> <p>1.16. Verilog – язык описания цифровых схем. Базовые типы источников сигнала. Иерархия проекта. Арифметические и логические функции, операторы.</p> <p>1.17. Процедурные блоки. Синхронная логика.</p>

2	лабораторные работы 8 шт. по 4 часа и 1 шт. 2 часа (34 час.): 2.1. Основы работы в среде Altera Quartus II. Введение в Verilog. Основы работы в среде Altera Quartus II. Изучение редактора схем. 2.2. Реализация логических функций на ПЛИС. Функциональная симуляция с помощью IcarusVerilog. Реализация 8-ми битного счетчика и дешифратора. 2.3. Реализация счетчика. Вывод информации на семисегментный индикатор 2.4. Реализация математических функций на Verilog. 2.5. Создание модулей. Реализация сумматора в Altera Quartus II 2.6. Создание конечных цифровых автоматов в редакторе State Machine Editor. Создание конечных цифровых автоматов на языке Verilog. 2.7. Преобразование кода Грея в двоичный код 2.8. Синхронная и асинхронная логика	
3	расчетно-графическая работа «Синтез цифрового автомата».	
4	самостоятельная работа студентов:	час.
	4.1. Изучение материалов лекций	33
	4.2. Подготовка к лабораторным работам	33
	4.3. Расчетно-графическая работа	10
	Всего:	76
	4.4. Подготовка к экзамену	36

Текущий контроль: Письменный контрольный опрос по изученному теоретическому материалу и полученным практическим навыкам проводится на практических и лабораторных занятиях.

5. ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ

№ п/п	Виды учебных занятий	Образовательные технологии
1.	Лекции	Интерактивная лекция (лекция-визуализация). Индивидуальные и групповые консультации по дисциплине.
2.	Лабораторная работа	Технология выполнения лабораторных заданий в малой группе (в бригаде). Допуск к лабораторной работе.
3.	Самостоятельная работа студентов (внеаудиторная)	Информационно-коммуникационные технологии (доступ к ЭИОС филиала, к ЭБС филиала, доступ к информационно-методическим материалам по дисциплине).
4.	Контроль (промежуточная аттестация: зачет или экзамен)	Технология устного опроса.

6. ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ И ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ДЛЯ ОЦЕНКИ КАЧЕСТВА ОСВОЕНИЯ ДИСЦИПЛИНЫ

Форма промежуточной аттестации по настоящей дисциплине — экзамен.

Перечень вопросов к экзамену

1. Программируемые логические матрицы (ПЛМ). Базовая структура, схемотехника.
2. Базовые матричные кристаллы (БМК). Структура БМК, базовые ячейки (БЯ).

3. Классификация базовых матричных кристаллов (БМК). Структуры БМК различных типов.
4. Современные СБИС со сложными программируемыми структурами. Классификация.
5. Программируемые пользователем вентиляемые матрицы (FPGA).
6. Сравнительные характеристики языков описания аппаратуры и соответствующих методов построения кросс-инструмента.
7. Сложные программируемые логические устройства (CPLD) и СБИС смешанной архитектуры (FLEX).
8. СБИС программируемой логики «Система на кристалле».
9. Параметры СБИС программируемой логики и особенности использования: интерфейс JTAG и периферийное сканирование.
10. Параметры СБИС программируемой логики и особенности использования: программирование в системе (ISP), конфигурирование.
11. Этапы проектных процедур при разработке цифровых устройств на ПЛИС.
12. Система команд, особенности разработки программного обеспечения ЦОС.
13. HDL языки описания моделей аппаратуры и соответствующие методы построения кросс-инструментов.
14. Язык VHDL: общая характеристика языка, синтаксические конструкции, этапы проектирования цифровых устройств.
15. Язык Verilog: общая характеристика языка, синтаксические конструкции, базовые операции, создание модулей.
16. ADL языки описания моделей аппаратуры и соответствующие методы построения кросс-инструментов.

ЗАДАНИЕ НА РАСЧЕТНО-ГРАФИЧЕСКУЮ РАБОТУ «Синтез цифрового автомата»

Произвести синтез автомата согласно графической схеме переходов. Автомат имеет два входа X1 и X2 (могут принимать значения 0 и 1) и один выход. Значение выходного сигнала соответствует номеру состояния (выходной сигнал равен 0 в состоянии S0, 1 в состоянии S1 и т.д.). S0 считать начальным состоянием.

Номер схемы переходов и условия переходов взять согласно варианту в таблице.

Синтез автомата произвести в Altera QuartusII одним из следующих способов:

- создать схему переходов с помощью StateMachineEditor;
- описать работу автомата на языке Verilog;

Также необходимо построить автомат Мура на логических элементах и триггерах в SchematicEditor.

Пояснительная записка должна включать:

- титульный лист;
- задание;
- если синтез производится с помощью StateMachineEditor – необходимо привести саму схему, а также показать все заданные настройки (условия переходов, значение выходного состояния и т.д.); если производится описание автомата на Verilog – привести код с пояснениями в комментариях;
- провести симуляцию проекта с помощью Altera QuartusII или IcarusVerilog. Симуляцию необходимо провести таким образом, чтобы пройти все

варианты переходов автомата. Возможно выполнение отдельных симуляций для демонстрации разных вариантов переходов;

- привести подробное описание синтеза схемы на логических элементах и триггерах с пояснениями, привести итоговую построенную схему в SchematicEditor;
- провести симуляцию схемы из SchematicEditor с помощью Altera QuarusII или IcarusVerilog. Симуляцию необходимо провести таким образом, чтобы пройти все варианты переходов автомата. Возможно выполнение отдельных симуляций для демонстрации разных вариантов переходов;
- сравнение результатов симуляции и выводы.

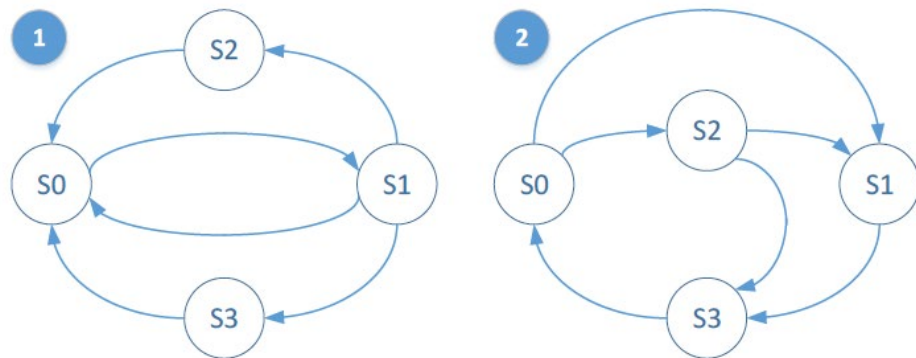


Схема1	Вариант 1	Вариант 2	Вариант 3	Вариант 4	Вариант 5
S0→S1	1	X1X2	X1	X1	1
S1→S2	X1-X2 U -X1	X1X2	X2	-X1X2	X1X2
S1→S3	X1X2	X1-X2	-X1-X2	X1X2	-X1X2
S1→S0	-X1-X2	-X1X2	X1-X2	X1-X2	-X2
S2→S0	1	X1X2 U -X1	X1X2	X1 U X2	X1X2 U -X2
S3→S0	X2	1	-X1-X2 U X1	X1X2	-X1

Схема2	Вариант 6	Вариант 7	Вариант 8	Вариант 9	Вариант 10
S0→S1	X1X2	X1-X2	-X1-X2	-X1	X1X2
S0→S2	-X1-X2	X1X2 U -X1-X2	X1X2 U X1-X2	X1	X1-X2 U -X1-X2
S2→S1	X2	-X1X2	-X2	X1X2	-X2
S2→S3	-X2	-X1-X2	X2	X1-X2 U -X1-X2	X2
S1→S3	X1-X2	1	1	-X2	1
S3→S0	X1	-X2	X1X2	1	X1-X2 U -X1

В филиале используется система с традиционной шкалой оценок — «отлично», «хорошо», «удовлетворительно», «неудовлетворительно», «зачтено», «не зачтено» (далее — пятибалльная система).

Применяемые критерии оценивания по дисциплинам (в соответствии с инструктивным письмом НИУ МЭИ от 14 мая 2012 года № И-23):

Оценка по дисциплине	Критерии оценки результатов обучения по дисциплине
«отлично»/ «зачтено (отлично)»/ «зачтено»	Выставляется обучающемуся, обнаружившему всестороннее, систематическое и глубокое знание материалов изученной дисциплины, умение свободно выполнять задания, предусмотренные программой, усвоивший основную и знакомый с дополнительной литературой,

	<p>рекомендованной рабочей программой дисциплины; проявившему творческие способности в понимании, изложении и использовании материалов изученной дисциплины, безупречно ответившему не только на вопросы билета, но и на дополнительные вопросы в рамках рабочей программы дисциплины, правильно выполнившему практическое задание. Оценка по дисциплине выставляются обучающемуся с учётом результатов текущего контроля.</p> <p>Компетенции, закреплённые за дисциплиной, сформированы на уровне — «эталонный».</p>
<p>«хорошо»/ «зачтено (хорошо)»/ «зачтено»</p>	<p>Выставляется обучающемуся, обнаружившему полное знание материала изученной дисциплины, успешно выполняющему предусмотренные задания, усвоившему основную литературу, рекомендованную рабочей программой дисциплины; показавшему систематический характер знаний по дисциплине, ответившему на все вопросы билета, правильно выполнивший практическое задание, но допустивший при этом непринципиальные ошибки. Оценка по дисциплине выставляются обучающемуся с учётом результатов текущего контроля.</p> <p>Компетенции, закреплённые за дисциплиной, сформированы на уровне — «продвинутый».</p>
<p>«удовлетворительно»/ «зачтено (удовлетворительно)»/ «зачтено»</p>	<p>Выставляется обучающемуся, обнаружившему знание материала изученной дисциплины в объеме, необходимом для дальнейшей учебы и предстоящей работы по профессии, справляющемуся с выполнением заданий, знакомому с основной литературой, рекомендованной рабочей программой дисциплины; допустившему погрешность в ответе на теоретические вопросы и/или при выполнении практических заданий, но обладающему необходимыми знаниями для их устранения под руководством преподавателя, либо неправильно выполнившему практическое задание, но по указанию преподавателя выполнившему другие практические задания из того же раздела дисциплины..</p> <p>Компетенции, закреплённые за дисциплиной, сформированы на уровне — «пороговый».</p>
<p>«неудовлетворительно» / не зачтено</p>	<p>Выставляется обучающемуся, обнаружившему серьезные пробелы в знаниях основного материала изученной дисциплины, допустившему принципиальные ошибки в выполнении заданий, не ответившему на все вопросы билета и дополнительные вопросы и неправильно выполнившему практическое задание (неправильное выполнение только практического задания не является однозначной причиной для выставления оценки «неудовлетворительно»). Как правило, оценка «неудовлетворительно» ставится студентам, которые не могут продолжить обучение по образовательной программе без дополнительных занятий по соответствующей дисциплине. Оценка по дисциплине выставляются обучающемуся с учётом результатов текущего контроля.</p> <p>Компетенции на уровне «пороговый», закреплённые за дисциплиной, не сформированы.</p>

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Учебное и учебно-лабораторное оборудование

Учебная аудитория для проведения занятий семинарского типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации, оснащенная:

- специализированной мебелью; доской аудиторной; демонстрационным оборудованием: персональным компьютером (ноутбуком); переносным (стационарным) проектором.

Для проведения занятий лабораторного типа используются специализированная лаборатория: лаборатория Б-308, расположенная по адресу 214013, г. Смоленск, Энергетический пр., д.1, Здание энергетического института (лабораторный корпус № 2).

Лаборатория оснащена пятью лабораторными стендами с отладочными платами ПЛИС. В основное оборудование лаборатории входит следующая аппаратура для проведения лабораторных работ по дисциплине «Программируемые логические интегральные схемы»: персональные компьютеры, отладочные платы CPLD C-M240 с установленным на ней чипом EPM240T100C5N.

Для самостоятельной работы обучающихся по дисциплине используется помещение для самостоятельной работы обучающихся, оснащенное:

- специализированной мебелью; доской аудиторной; персональными компьютерами с подключением к сети «Интернет» и доступом в ЭИОС филиала.

Программное обеспечение: Icarus Verilog v0.9.7, Altera QuartusII Web Edition v9.1 sp2, Xilinx Webpack ISE 11.1.

8. ОБЕСПЕЧЕНИЕ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА ДЛЯ ЛИЦ С ОГРАНИЧЕННЫМИ ВОЗМОЖНОСТЯМИ ЗДОРОВЬЯ И ИНВАЛИДОВ

В ходе реализации дисциплины используются следующие дополнительные методы обучения, текущего контроля успеваемости и промежуточной аттестации обучающихся в зависимости от их индивидуальных особенностей:

для слепых и слабовидящих:

- лекции оформляются в виде электронного документа, доступного с помощью компьютера со специализированным программным обеспечением;

- письменные задания выполняются на компьютере со специализированным программным обеспечением, или могут быть заменены устным ответом;

- обеспечивается индивидуальное равномерное освещение не менее 300 люкс;

- для выполнения задания при необходимости предоставляется увеличивающее устройство; возможно также использование собственных увеличивающих устройств;

- письменные задания оформляются увеличенным шрифтом;

- экзамен и зачёт проводятся в устной форме или выполняются в письменной форме на компьютере.

для глухих и слабослышащих:

- лекции оформляются в виде электронного документа;

- письменные задания выполняются на компьютере в письменной форме;

- экзамен и зачёт проводятся в письменной форме на компьютере; возможно проведение в форме тестирования.

для лиц с нарушениями опорно-двигательного аппарата:

- лекции оформляются в виде электронного документа, доступного с помощью компьютера со специализированным программным обеспечением;

- письменные задания выполняются на компьютере со специализированным программным обеспечением;

- экзамен и зачёт проводятся в устной форме или выполняются в письменной форме на компьютере;

- используется специальная учебная аудитория для лиц с ЛОВЗ – ауд. 106 главного учебного корпуса по адресу 214013, г. Смоленск, Энергетический пр-д, д.1, здание энергетического института (основной корпус).

При необходимости предусматривается увеличение времени для подготовки ответа.

Процедура проведения промежуточной аттестации для обучающихся устанавливается с учётом их индивидуальных психофизических особенностей. Промежуточная аттестация может проводиться в несколько этапов.

При проведении процедуры оценивания результатов обучения предусматривается использование технических средств, необходимых в связи с индивидуальными особенностями обучающихся. Эти средства могут быть предоставлены филиалом, или могут использоваться собственные технические средства.

Проведение процедуры оценивания результатов обучения допускается с использованием дистанционных образовательных технологий.

Обеспечивается доступ к информационным и библиографическим ресурсам в сети Интернет для каждого обучающегося в формах, адаптированных к ограничениям их здоровья и восприятия информации:

для слепых и слабовидящих:

- в печатной форме увеличенным шрифтом;
- в форме электронного документа;
- в форме аудиофайла.

для глухих и слабослышащих:

- в печатной форме;
- в форме электронного документа.

для обучающихся с нарушениями опорно-двигательного аппарата:

- в печатной форме;
- в форме электронного документа;
- в форме аудиофайла.

9. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Основная литература.

1. Хартов В.Я. Микропроцессорные системы: учеб. пособие для бакалавров по напр. «Информатика и вычислительная техника» / В.Я. Хартов. – 2-е изд., испр. и доп. – М.: Академия, 2014. – 367, [1] с.: ил. – (Высшее образование. Бакалавриат) библиогр.: с. 364–365 (15 экз. в библиотеке)
2. Новиков Ю.В. Основы микропроцессорной техники : учеб. пособие / Ю. В. Новиков, П. К. Скоробогатов .— 4-е изд., испр. — М. : Интернет-Университет Информационных Технологий:БИНОМ. Лаборатория знаний, 2012 (2009). — 357 с. : ил. — (Основы информационных технологий). (5 экз. в библиотеке)
3. Анучин А.С. и др. Встраиваемые высокопроизводительные цифровые системы управления. Практический курс разработки и отладки программного обеспечения сигнальных микроконтроллеров TMS320x28xxx в интегрированной среде Code Composer Studio: учеб. пособие [Электронный ресурс]/ Анучин А.С., Алямкин Д.И., Дроздов А.В., Козаченко В.Ф., Тарасов А.С.. – Электрон. текстовые дан. - М.: «Издательский дом МЭИ», 2010. – 270 с. – Режим доступа: URL <http://www.nelbook.ru/?book=62>

Дополнительная литература.

1. Угрюмов Е.П. Цифровая схемотехника. Учебное пособие. - /3-изд. - СПб.: БХВ- Санкт-Петербург, 2010. – 797 с.: ил. (1 экз. в библиотеке)
2. Дьяконов В.П. MATLAB R2007/2008/2009 для радиоинженеров. [Электронный ресурс]/ В.П. Дьяконов. - Электрон. текстовые дан – М.: ДМК Пресс, 2010. – 976 с.: – Режим доступа: URL <http://e.lanbook.com/view/book/1180/>

Список авторских методических разработок.

1. Авторские методические разработки находятся по ссылке:
<https://drive.google.com/drive/folders/1DNujxMWhDzMEoePA3Sm0EOXbUtMgCmOs?usp=sharing>

ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

Номер изменен ия	Номера страниц				Всего страниц в документе	Наименование и № документа, вводящего изменения	Подпись, Ф.И.О. внесшего изменения в данный экземпляр	Дата внесения изменения в данный экземпляр	Дата введения изменения
	измене нных	замененн ых	новых	аннулиров анных					
1	2	3	4	5	6	7	8	9	10