

## АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ

09.03.01 Информатика и вычислительная техника

Профиль: «Автоматизированные системы обработки информации и управления»

Б1.В.ДВ.02.02 «Технология проектирования устройств на программируемой логике»

№	Индекс	Наименование	Семестр 8										Итого за курс										Каф	Сем						
			Контроль	Академических часов										З.е.	Неделя	Контроль	Академических часов										З.е.	Неделя		
				Всего	Контакт	Лек	Лаб	Пр	КРП	СР	Контроль	Всего	Контакт				Лек	Лаб	Пр	КРП	СР	Контроль			Всего					
8	Б1.В.ДВ.02.02	Технология проектирования устройств на программируемой логике	Экз РГР	180	52	20	32				92	36	5		Экз РГР	180	52	20	32			120	36	5		15	8			

Формируемые компетенции: ПК-5

### Содержание дисциплины

№	Наименование видов занятий и тематик, содержание
1	Лекционные занятия, количество - 10 по 2 часа: 1.1. Программируемые логические схемы. CPLD. FPGA. 1.2. Встраиваемые специализированные блоки в ПЛИС. 1.3. Языки HDL. 1.4. Системы проектирования и моделирования на ПЛИС. 1.5. Основы синтаксиса VHDL. 1.6. Методы поведенческого и структурного описания проектов на VHDL. 1.7. Моделирование систем с использованием VHDL. 1.8. Основы синтаксиса Verilog. 1.9. Моделирование устройств и систем в Verilog. 1.10. Перспективные направления развития и использование программируемой логики.

2	Лабораторные работы, количество - 8 по 4 часа. 2.1. Система проектирования ПЛИС 2.2. VHDL проект. 2.3. Verilog проект 2.4. Комбинационные устройства.
<b>№</b>	<b>Наименование видов занятий и тематик, содержание</b>
	2.5 Проектирование цифровых автоматов 2.6. Операционное устройство. 2.7 Очередь команд. 2.8. Процессор
3	Расчетно-графическая работа. Проект устройства управления по индивидуальному заданию.
4	Самостоятельная работа студентов: 4.1. Подготовка к защите лабораторных работ. 4.2. Подготовка к практическим занятиям. 4.2. Самостоятельное изучение теоретических материалов по следующим вопросам. Современные ПЛИС производства компаний Altera, Xilinx, Actel, Atmel, Lattice. Библиотеки и модули VHDL. Библиотеки и модули Verilog. Система проектирования Quartus фирмы Altera.. Структура, состав и возможности САПР Foundation ISE фирмы Xilinx Встроенные в ПЛИС процессоры. Моделирование ПЛИС со встроенными процессорами.

*Год начала подготовки (по учебному плану): 2026*  
*Образовательный стандарт (СУОС) от 20.12.2023*