

АННОТАЦИЯ К РАБОЧЕЙ ПРОГРАММЕ ДИСЦИПЛИНЫ

09.03.01 Информатика и вычислительная техника

Профиль: «Автоматизированные системы обработки информации и управления»

Б1.В.ДВ.02.01 «Аппаратная реализация алгоритмов»

№	Индекс	Наименование	Семестр 8										Итого за курс										Каф	Сем						
			Контроль	Академических часов										З.с.	Неделя	Контроль	Академических часов										З.с.	Неделя		
				Всего	Контакт	Лек	Лаб	Пр	КРП	СР	Контроль	Всего	Контакт				Лек	Лаб	Пр	КРП	СР	Контроль								
43	Б1.В.ДВ.03.01	Аппаратная реализация алгоритмов	Экс РГР	180	52	20	32				92	36	5		Зач	180	52	20	32			92	36	5		15	8			

Формируемые компетенции: ПК-5

Содержание дисциплины

№	Наименование видов занятий и тематик, содержание
1	Лекционные занятия, количество - 10 по 2 часа: 1.1. Программируемые логические схемы. CPLD. FPGA. 1.2. Встраиваемые специализированные блоки в ПЛИС. 1.3. Языки HDL. 1.4. Системы проектирования и моделирования на ПЛИС. 1.5. Организация системы синхронизации аппаратно-программных средств. 1.6. Использование регистров памяти и очередей в структуре аппаратных средств обработки данных и управления. 1.7. Генераторы и детекторы сигналов. 1.8. Средства обработки данных с конвейерной и параллельной структурами. 1.9. Оценка сложности аппаратной и программной реализации обработки информации. 1.10. Перспективные направления развития аппаратных средств.

2	<p>Лабораторные работы, количество - 8 по 4 часа.</p> <p>2.1. Проектирование на основе базовых элементов (примитивов).</p> <p>2.2. Разработка на основе VHDL.</p> <p>2.3. Разработка на основе Verilog</p> <p>2.4. Проектирование кодера канала связи.</p> <p>2.5. Проектирование декодера канала связи.</p>
№	Наименование видов занятий и тематик, содержание
	<p>2.6. FIFO.</p> <p>2.7. Проектирование передатчика и приемника канала связи.</p> <p>2.8 Проверка канала последовательной передачи и приема.</p>
3	<p>Расчетно-графическая работа.</p> <p>Разработка и моделирование приемо-передатчика последовательного канала связи по индивидуальному заданию.</p>
4	<p>Самостоятельная работа студентов:</p> <p>4.1. Подготовка к защите лабораторных работ. 4.2. Самостоятельное изучение теоретических материалов по следующим вопросам. Современные ПЛИС производства компаний Altera, Xilinx, Actel, Atmel, Lattice.</p> <p>Синтаксис и структура модели на основе VHDL.</p> <p>Синтаксис и структура модели на основе Verilog. Система проектирования Quartus фирмы Altera..</p> <p>Структура, состав и возможности САПР Foundation ISE фирмы Xilinx Тестирование и диагностика схем с использованием JTAG.</p> <p>Использование FPGA для ЦОС.</p>